

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 07-240523
 (43) Date of publication of application : 12. 09. 1995

(51) Int. Cl. H01L 29/786
 H01L 21/336
 B41F 3/34
 B41F 17/14
 C23F 1/00
 H01L 21/027
 H01L 29/40

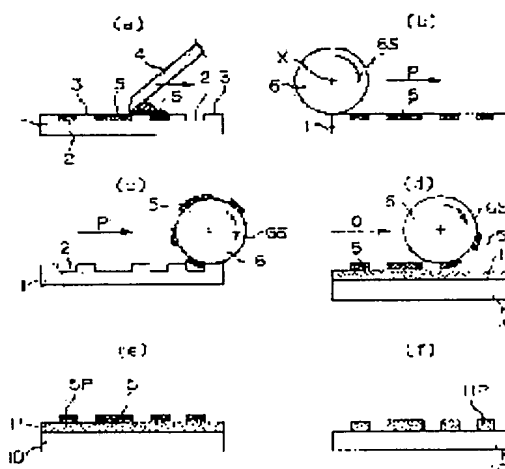
(21) Application number : 06-028545 (71) Applicant : G T C:KK
 (22) Date of filing : 25. 02. 1994 (72) Inventor : AKIMOTO YASUMASA
 KOBAYASHI MASAYOSHI
 MIKAMI YOSHIAKI

(54) THIN FILM TRANSISTOR CIRCUIT FORMING METHOD BY OFFSET PRINTING

(57) Abstract:

PURPOSE: To obtain a method of forming a thin film transistor circuit, wherein a pattern formed on a printing plate is transferred onto a thin film transistor circuit board faithful in dimensions by a cylinder press-type offset printer when a large-scale thin film transistor circuit is manufactured.

CONSTITUTION: A traveling speed P as a relative parallel moving speed between a printing plate 1 and a transferring body 6 and a transfer speed Q as a relative parallel moving speed between the transferring body 6 and a thin film transistor circuit board 10 are controlled so as to be different from each other but kept constant respectively and to make a transferred pattern minimum in dimensional error.



LEGAL STATUS

[Date of request for examination] 29. 09. 1994
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-240523

(43)公開日 平成7年(1995)9月12日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/786				
21/336				
B 4 1 F 3/34				
		9056-4M	H 0 1 L 29/ 78	3 1 1 Y
		7352-4M	21/ 30	5 6 4 Z
審査請求 有 請求項の数3 O L (全 9 頁) 最終頁に続く				

(21)出願番号 特願平6-28545

(22)出願日 平成6年(1994)2月25日

(71)出願人 390028004

株式会社ジーティシー

東京都中央区東日本橋1丁目6番5号

(72)発明者 秋本 靖匡

東京都中央区東日本橋1-6-5 株式会
社ジーティシー内

(72)発明者 小林 正芳

東京都中央区東日本橋1-6-5 株式会
社ジーティシー内

(72)発明者 三上 佳朗

東京都中央区東日本橋1-6-5 株式会
社ジーティシー内

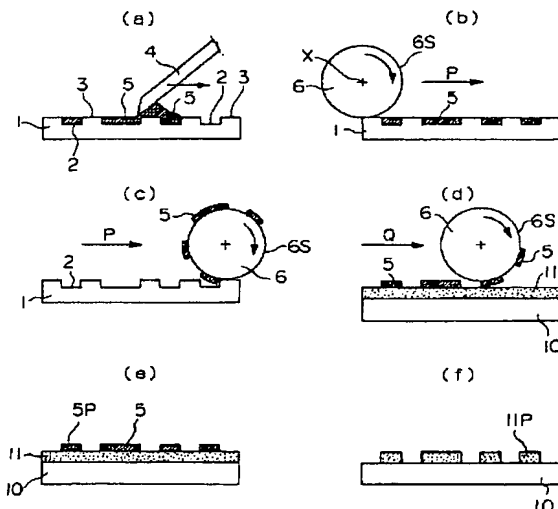
(74)代理人 弁理士 志賀 正武 (外2名)

(54)【発明の名称】 オフセット印刷法による薄膜トランジスタ回路の形成方法

(57)【要約】

【目的】 大型薄膜トランジスタ回路を製造するに際して、円圧型オフセット印刷機を用い、印刷版1に形成されたパターンが薄膜トランジスタ回路の基板10上に忠実な寸法で転写されるようにした薄膜トランジスタ回路の形成方法を得る。

【構成】 印刷版1と転写体6との相対的平行移動速度である転写速度Pと、転写体6と薄膜トランジスタ回路基板10との相対的平行移動速度である転写速度Qとを、パターンの寸法誤差が最小となるように、それぞれ異なる速度でかつ一定に調整する。



【特許請求の範囲】

【請求項1】 円圧型オフセット印刷機を用い、印刷版上にレジストインキによるパターンを形成し、この印刷版上のパターンを円筒状転写体の周面に転移し、次いでこの転写体上のパターンを薄膜トランジスタ回路基板の被エッチング層からなる被転写層上に転写して、この被転写層上にレジストパターンを形成する薄膜トランジスタ回路の形成方法において、印刷版と転写体との相対的平行移動速度である転移速度と、転写体と薄膜トランジスタ回路基板との相対的平行移動速度である転写速度とを、印刷版上のパターンと被転写層上のレジストパターンとの寸法誤差が最小となるように、それぞれ異なる速度でかつ一定に調整することを特徴とするオフセット印刷法による薄膜トランジスタ回路の形成方法。

【請求項2】 円圧型オフセット印刷機を用い、印刷版上に遮光性インキによるパターンを形成し、この印刷版上のパターンを円筒状転写体の周面に転移し、次いでこの転写体上のパターンを薄膜トランジスタ回路基板の被エッチング層上のフォトレジスト層またはさらにその上の粘着層からなる被転写層上に転写して、この被転写層上にマスクパターンを形成する薄膜トランジスタ回路の形成方法において、印刷版と転写体との相対的平行移動速度である転移速度と、転写体と薄膜トランジスタ回路基板との相対的平行移動速度である転写速度とを、印刷版上のパターンと被転写層上のマスクパターンとの寸法誤差が最小となるように、それぞれ異なる速度でかつ一定に調整することを特徴とするオフセット印刷法による薄膜トランジスタ回路の形成方法。

【請求項3】 転移速度と転写速度とを、転写体の相対的平行移動方向における印刷版上のパターンの寸法と被転写層上に転写された対応するパターンの寸法との寸法誤差が最小となるように予備実験によって決定することを特徴とする請求項1または請求項2のいずれかに記載のオフセット印刷法による薄膜トランジスタ回路の形成方法。

【請求項4】 転移速度と転写速度とを、転写体の相対的平行移動方向における印刷版上のパターンの寸法と被転写層上に転写された対応するパターンの寸法との寸法誤差が最小となるように予備実験によって決定することを特徴とする請求項1または請求項2のいずれかに記載のオフセット印刷法による薄膜トランジスタ回路の形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、オフセット印刷法による薄膜トランジスタ回路の形成方法に関するものであり、特に大型アクティブマトリックス型液晶ディスプレイパネルなどとして有用な大型薄膜トランジスタ回路を製造するに際して、印刷版に形成されたパターンがオフセット印刷を通じて薄膜トランジスタ回路の基板上に忠実な寸法で転写されるようにした薄膜トランジスタ回路の形成方法に関する。

【0002】

【従来の技術】一般に液晶表示装置は、受動型ディスプレイであって消費電力がきわめて少ないこと、低電圧で

駆動できること、パネル型の表示装置が得られること、大型表示が可能であること、比較的低価格であること、など、発光型のディスプレイにみられない多くの利点を有し、いわゆるラップトップ型やブック型など携帯可能のコンピュータやワードプロセッサをはじめとして各種機器類のディスプレイ装置として広く用いられている。これらの中でも薄膜トランジスタ回路を用いたアクティブマトリックス型液晶ディスプレイパネルは、階調表現が可能であること、高速応答性に優れていること、画像に濃淡ムラが生じないことなど、ディスプレイとしての特性が優れているために、フルカラーフラットディスプレイなどとしての応用が有望視されている。

【0003】図10に一般的なカラー液晶表示装置の例を示す。図10において、カラー液晶表示装置40は、表面から裏面に向かって、偏光板41、対向電極用ガラス基板42a、カラーフィルタ層42b、透明対向電極膜42c、液晶層45、薄膜トランジスタ回路部46、薄膜トランジスタ回路用ガラス基板（以下、単に「基板」と称する）47、および偏光板48が積層され形成されている。このカラー液晶表示装置40は、好ましくは背面からバックライト光源（図示せず）により照明されるようになっている。ここに用いられている薄膜トランジスタ回路部46の一例を図11に示す。この薄膜トランジスタ回路部46は、並列するゲート配線部51、51、…と、これに直交して並列するソース配線部52、52、…との交点にトランジスタ回路などの画素単位の回路53、53、…が基板上に形成されている。

【0004】この画素単位の回路53は、例えば図12のように、基板47上にソースドレイン層54、絶縁層53、ゲート層54などが階層的に形成され、さらにコンタクトホール部55、電極56などが形成されている。この構成の薄膜トランジスタ回路はスタガー型構造と呼ばれるものであるが、これに限らず、いずれの構成の薄膜トランジスタ回路部であっても、これを製造するに際しては、基板上で成膜し、次いでこの膜をパターニングするパターニング工程が各層毎に繰り返されることになる。このパターニング工程は、さらに詳しくは、まず被エッチング層上にエッチングレジストパターン（以下、単に「レジストパターン」と称する）を形成し、次いでエッチングし、エッチングレジストを剥離する工程からなる。

【0005】この被エッチング層上にレジストパターンを形成する方法としては従来、フォトリソグラフィ法が多用されてきたが、この方法は大型化に際しては非常にコスト高になり量産化が困難とされているため、これに代わる一手段として、特に大型画面の液晶装置を大量生産するための好適な手段として、オフセット印刷法によるパターン形成技術が注目されて来た。

【0006】このオフセット印刷法によるパターン形成法には2種類がある。その一つは基板の被エッチング層

上に直接、レジストインキによるレジストパターンを印刷する方法（直接法）であり、他の一つは、被エッチング層上にまずフォトリソ層を形成し、また時にはその上にさらに粘着層を形成し、このフォトリソ層または粘着層の上に遮光性インキによるマスクパターンを印刷し、次いで露光・現像して被エッチング層上にレジストパターンを形成する方法（マスク法）である。このいずれの方法を採用するにせよ、オフセット印刷法によるインキパターンの印刷は、一般に円圧型オフセット印刷機を用い、以下のように行われる。インキパターンのオフセット印刷法の一例を凹版印刷版を用いた場合について図1(a)～図1(e)に順次段階的に示す。

【0007】図1(a)において、まず印刷版1に、凹部2と凸部3とからなる印刷版パターンが形成される。この印刷版1にドクターナイフ4によってインキ5を塗布する。このインキ5は、上記の直接法の場合はレジストインキであり、マスク法の場合は遮光性インキである。いずれの場合も、インキ5は凹部2にのみ付着し、印刷版上に印刷版インキパターンが形成される。次に、図1(b)に示すように、円圧型オフセット印刷機の、一般にブランケットと呼ばれる円筒状の転写体6の周面6sを、この印刷版上に一定圧力一定速度で一定方向に圧転（押圧しながら回転移動）させる。すると、図1(c)に示すように、凹部2のインキ5が、印刷版パターンのパターン位置関係を維持したまま転写体の周面6sに転移する。

【0008】次に図1(d)に示すように、この転写体の周面6sを、基板10の被転写層11上に、前記の転移の場合と同一速度で、一定方向に圧転させる。この被転写層11は、直接法の場合は被エッチング層であり、マスク法の場合はフォトリソ層または粘着層である。すると転写体6の周面6s上のインキは、その被転写層11上に転写され、図1(e)に示すように、被転写層11上に、印刷版1のパターンに対応したインキ5によるインキパターン5pが形成される。基板10は、X-Y-θ定盤（図示せず）の上に置いて印刷位置を調節することができる。

【0009】この後は、例えば直接法であれば、エッチング、次いでエッチングレジストインキ5の剥離の工程を経て、図1(f)に示すように、基板10上に被エッチング層のパターン11pが形成される。また、マスク法であれば、露光、現像、エッチング、次いでレジスト層の剥離の工程を経て、図1(f)に示すように、基板10上に被エッチング層のパターン11pが形成される。

【0010】

【発明が解決しようとする課題】上記のインキパターンのオフセット印刷工程において、特にハイビジョン用液晶表示装置の薄膜トランジスタ回路を製造する場合のように、大型かつ高精度のパターンが要求される場合に

は、図1(e)の被転写層11上に転写されるパターン5pの位置精度および寸法精度が、例えばその位置の設計値からの誤差が数 μm 以下となるように厳密に調整されなければならない。ところが、通常の円圧型オフセット印刷機においては、重ね刷りの際に各色パターンの相対的な印刷寸法のズレは、一般に $\pm 100\mu\text{m}$ 程度が許容されている。従って通常のオフセット印刷法を用いては、大型薄膜トランジスタ回路基板のインキパターン5pを形成することができない。

【0011】ここでパターンの位置精度（または誤差）とは、実際に転写されたインキパターン5pの被転写層11上の位置と、設計上予定されたパターン位置との合致（または隔たり）の程度を表す。またパターンの寸法精度（または誤差）とは、印刷版パターンと、転写されたインキパターンとのそれぞれ対応する2点間の長さの合致（または隔たり）の程度を表す。

【0012】研究の結果、従来の円圧型オフセット印刷機を用いた場合の寸法精度の不良は、特に転写体6の圧転方向に所望の寸法精度が得られず、実際に転写されたパターンの寸法がその方向に印刷版のパターン寸法から大きく伸縮してずれることに原因があることがわかった。またその伸縮率は、転移速度および転写速度が一定であれば、圧転方向においてパターンの寸法に係わらず一定であることがわかった。従って本発明の目的は、薄膜トランジスタ回路を形成するに際して、印刷版に形成されたインキパターンがオフセット印刷を通じて、特に転写体の圧転方向に関して、薄膜トランジスタ回路基板の上に忠実な寸法で転写されるようにする、大型液晶パネルの製造を可能にする薄膜トランジスタ回路の形成方法を提供することにある。

【0013】

【課題を解決するための手段】本発明は、上記の円圧型オフセット印刷機を用いて上記基板10上の被エッチング層からなる被転写層上にレジストパターンを形成するに際して、印刷版と転写体との相対的平行移動速度である転移速度と、転写体と薄膜トランジスタ回路基板との相対的平行移動速度である転写速度とを、印刷版上のパターンと被転写層上のレジストパターンとの寸法誤差が最小となるように、それぞれ異なる速度でかつ一定に調整する薄膜トランジスタ回路の形成方法を提供する。本発明はまた、上記の円圧型オフセット印刷機を用いて基板の被エッチング層上のフォトリソ層またはさらにその上の粘着層からなる被転写層上にマスクパターンを形成するに際して、その転移速度と転写速度とを、印刷版上のパターンと被転写層上のマスクパターンとの寸法誤差が最小となるように、それぞれ異なる速度でかつ一定に調整する薄膜トランジスタ回路の形成方法を提供する。以下、印刷版と転写体との相対的平行移動速度である転移速度を「転移速度P」、また転写体と基板との相対的平行移動速度である転写速度を「転写速度Q」と呼ぶ。

【0014】上記のいずれかの方法において、転移速度Pと転写速度Qとは、転写体の圧転方向における印刷版上のパターン寸法と被転写層上に転写された対応するパターン寸法との寸法誤差が最小となるように予備実験によって決定することが好ましい。このとき、転移速度Pに対する転写速度Qの比率は、1対5ないし5対1の範囲内で調整することができる。

【0015】

【作用】レジストパターンを形成する場合においてもマスクパターンを形成する場合においても、転移速度Pと転写速度Qとを相対的に変化させると、転写体の相対的圧転方向における印刷版のパターン寸法と基板の被転写層上に転写される転写パターン寸法との誤差率が変化する。また、転移中の転移速度と転写中の転写速度とを一定値に保持すると、圧転方向における上記誤差率は印刷場所やパターン寸法に依存せず一定となる。

【0016】以下、本発明を図面を用いて詳しく説明する。以下の説明において、図面を用いて説明した従来例の構成要素と共通しているものは同一番号を付してその説明を省略または簡略化する。図1(a)ないし図1(e)は、本発明の好ましい一実施例のそれぞれ一過程を順次に示している。この実施例は、円圧型オフセット印刷機を用い、レジストインキ5によるレジストパターン5pを薄膜トランジスタ回路基板10の被エッチング層からなる被転写層11上に形成する直接法の一例である。ここで、円圧型オフセット印刷機とは、基本的に、印刷版上のインキパターンを回転軸Xを有する円筒状転写体(ブランケット)6の周面6sに圧転して移転し、次いでこの周面上のインキパターンを被転写層11に圧転して転写する装置である。

【0017】図1(a)において、まず凹版からなる印刷版1の凹部2に、ドクターナイフ4を用いてレジストインキ5を付与し、印刷版1上にレジストインキ5によるパターンを形成する。次に、順次図1(b)および図1(c)に示すように、転写体6の周面6sをこの印刷版1上に一定圧力、一定速度で一定方向に圧転させ、レジストインキ5を印刷版1から転写体6に転移する。次に、図1(d)および図1(e)に示すように、インキパターンが転移された転写体6の周面6sを、基板10の被エッチング層からなる被転写層11上に一定圧力、一定速度で一定方向に圧転させ、転写体6上のレジストインキ5を転写して被転写層11上にレジストパターン5pを形成する。このとき、転移速度Pと転写速度Qとは、以下の方法で、寸法誤差が最小となるように、異なる速度に調整される。

【0018】この転移速度Pと転写速度Qとは、他の全ての運転条件が設定された後で、図2に示すように、転写体6の圧転方向(矢印PおよびQで示す)における印刷版1上のパターンの任意の2点間の寸法mと被転写層11上に転写されたパターンの対応する2点間の寸法n

との寸法誤差 δ ($\delta = |m - n|$)が最小となるように予備実験によって相対的に決定される。このとき、転移速度Pに対する転写速度Qの比率は、1対1以外で、1対5ないし5対1の範囲内で調整することができる。

【0019】これにより、図1(e)に示すように、基板10の被転写層11上に印刷版1のパターンに対応するレジストパターン5pが形成される。このとき、上記パターン寸法の誤差量 δ は最小、例えば $\pm 5 \mu m$ 以下となる。すなわち、被転写層11の設計上要求される正確な位置に、レジストパターンが形成されることになる。次に、従来一般に行われている任意の方法を用い、エッチングし、次いでレジストインキ5を剥離すれば、図1(f)に示すように、基板10上の求める正確な位置に、被エッチング層のパターン11pが形成される。

【0020】上記の例は被転写層11上にレジストパターン5pを形成する場合であるが、同様にして図3(a)~(d)に順次に示すように、レジストインキ5のかわりに遮光性インキ7によるパターンを印刷版1に形成し、これを転写体6に一定圧力、一定速度で一定方向に転移し、次いでこのパターンを、基板10の被エッチング層14上に形成されたフォトレジスト層、またはさらにその上の粘着層からなる被転写層15の上に一定圧力、一定速度で一定方向に転写し、この被転写層15上にマスクパターン7pを形成するとき、転移速度Pと転写速度Qとを、それぞれ異なる速度に調整すれば、被転写層15上の設計上要求される位置に、最小の誤差量 δ 、例えば $\pm 5 \mu m$ 以下でマスクパターン7pを形成することができる。フォトレジスト層は、ネガ型、ポジ型のいずれであってもよい。

【0021】このフォトレジスト層(および粘着層)は基板の被エッチング層14の上に設けられているので、マスクパターン7pを形成した後にこの面を露光し、現像すれば、図2(e)に示すように、被エッチング層14上にレジストパターン15pが形成される。マスクパターン7pを除去してエッチングし、次いでレジストパターン15pを剥離すれば、基板10上の正確な位置に被エッチング層のパターン14pが形成される。

【0022】以下の説明においては特に断わりない限り、レジストインキ5と遮光性インキ7とを区別せず、単にインキ5として図1を参照して説明する。本発明の方法に用いることができる円圧型オフセット印刷機は、印刷版1のインキパターンを円筒状転写体(ブランケット)6の周面6sに転移し、この周面6s上のインキパターンを被転写層11に転写し得る印刷装置であり、かつ転移速度Pと転写速度Qとをそれぞれ独立にかつ一定に調整できるものであればいずれの形式のものであってもよい。特に、図2に示すように、転写体6が印刷版上で1回転し、次に被転写層11上で1回転して印刷を完了する二回転印刷機を用いることが好ましい。転移速度Pと転写速度Qとを独立に設定できる円圧型オフセット

印刷機としては、例えば紅羊社製エクターLCD印刷機などが市販されているが、それ以外の市販の印刷機でも、転写体6移動用のモータをサーボモータに変更することなどによって使用可能となる。

【0023】版としては、凹版、平版、または凸版のいずれも使用できる。その例としては、オフセット印刷に通常用いられているオフセット印刷用の版、例えばPS版、水なし版、または本発明者らが特願平04-44062号に記載したトライメタル版などを挙げることができる。

【0024】インキ5がレジストインキであれ遮光性インキであれ、これを凹版である印刷版1の凹部2に付与するインキング方法としては、図1(a)に示すようにドクターナイフ4による方法がある。また通常用いられているオフセット印刷用の版にインキングするには、インキングローラを用いる方法などがある。インキ5がレジストインキである場合、用いるインキは、そのアルカリ含有量が被転写層11の特性（半導体特性、絶縁特性など）を損なわないように数ppm以下であることが望ましい。遮光性インキの場合は被転写層11がフォトレジスト層または粘着層であるから、アルカリ含有量に対する配慮は不要であり、紫外線を遮断し、かつフォトレジスト層または粘着層を溶解したり膨潤させたりしないものであれば、いずれのものも使用可能である。このような遮光性インキの例としてはアクワレス5（墨、東洋インキ製造社製）などを挙げることができる。

【0025】インキ5を付与した印刷版1上に転写体6を圧転し、インキパターンをその周面6sに転移する。このインキパターンの転移に際して、転移速度Pの絶対値は特に限定されるものではなく、版の特性、インキ5の粘度、環境温度、圧転圧力、求められる生産性などの諸要因を考慮し、さらに転写速度Qとの相対的な調整が可能となるように決定すればよい。一般には例えば50mm/sないし500mm/sの範囲、好ましくは100mm/sないし150mm/sの範囲内で選択される。選択された速度は転移中や転写中において一定に保たなければならない。

【0026】転写体の周面6s上のインキパターンを、次に被転写層11上に圧転して転写する。この際の転写速度Qは、他の印刷条件が一定の場合に、転移速度Pに関して相対的に決定される。この決定に際しては、図2に示すように、被転写層11上に転写されるパターンの転写方向における任意の2点間のパターン寸法nが、印刷版1に形成されたパターンの対応する2点間のパターン寸法mと一致するかまたは誤差量 δ ($\delta = |m - n|$) が最小となるように、例えばダミーの基板を用いて予備実験によって決定する。

【0027】印刷版パターンと転写パターンとの寸法誤差は転写体6の圧転方向（回転軸Xに対し直角の方向）に発生し、これと直角の方向（回転軸Xの方向）には発

生しない。また、その圧転方向の寸法誤差 δ は、転移速度Pと転写速度Qとを相対的に変化させることによって変化する。従ってこれら双方の速度を相対的に調整することによって所望の寸法精度が得られ、その結果として位置精度の優れた転写パターンが被転写層11上に形成される。

【0028】転移速度Pと転写速度Qとを相対的に変化させたとき、寸法誤差 δ がどのように変化するかを、以下の試験例で示す。

10 (試験例) 使用した円圧型オフセット印刷機：大日本スクリーン社製KF-125E型のキャリッジ移動用モータをサーボモータに交換し、速度を50mm/s～500mm/sで任意に可変、固定できるようにした。

印刷版：有効寸法230mm（幅）×400mm（長さ）の版を用い、この長さ方向400mmにわたって遮光性インキ（アクワレス5（墨）、東洋インキ製造社製）で直線パターンを形成した。

20 被転写層：350mm（幅）×450mm（長さ）のガラス板をダミー基板とし、この上にフォトレジスト（OFPR800、東京応化製、ポジ型）を約2.5 μ mの厚さにスピコートしたものをを用いた。

【0029】印刷版と被転写層とを印刷機の定盤上にセットし、温度調節器を用いてそれぞれの温度を一定に調節し、転移速度Pと転写速度Qとを相対的に変化させて印刷版上に形成された直線パターンの被転写層上における転写像の長さを測定し、その誤差 δ を求めた。まず、従来の印刷法に従い、転移速度P＝転写速度Q＝116mm/sにて印刷を行ったところ、誤差 δ は+（伸び）150 μ mであった。これは、アクティブマトリクス型液晶パネルに求められる $\delta \leq 5 \mu\text{m}/\text{m}$ と大差がある。次に、転写速度Qを160mm/sに固定し、転移速度Pを50mm/s～500mm/sの範囲内で変化させて印刷を行った。その結果を図4に示す。

【0030】図4の曲線は、転移速度Pが312mm/s未満では被転写層上で+（伸び）の誤差が発生し、312mm/sで誤差 δ がほぼゼロとなり、これを越える速度では-（縮み）の誤差が発生していることを示している。すなわち、この試験例では、転移速度P＝312mm/s、転写速度Q＝160mm/sのとき、印刷版パターンと転写パターンとの寸法誤差が最小になったことがわかる。

【0031】最適な転移速度Pと転写速度Qとは、印刷機、印刷方法、印刷条件、印刷環境などさまざまな要因によって変化する。従ってこれらの要因を全て一定に設定した後に、最後に予備実験によって転移速度Pと転写速度Qとを決定するべきである。この転移速度Pと転写速度Qとの相対的な比率は、1対5ないし5対1の範囲内で選定することができる。もしこの比率が上記の範囲を越えるようであれば、インキ粘度を調節して対応したとしても転移時のインキの分裂（印刷版から転写体への

移行)と転写時のインキの分裂(転写体から被転写層への移行)のバランスが適正状態からはずれ、インキパターンにピンホールが発生したり、インキ画線の周辺部の形状が劣化してギザツキが多くなったりする。しかし実際には上記比率を越えることなく転移速度Pと転写速度Qとを決定することができる。大型アクティブマトリックス型液晶ディスプレイパネル用の高精度大型薄膜トランジスタ回路を製造する場合を含むほとんどの場合に、転移速度Pと転写速度Qとの相対的な比率は、実質的に1対3ないし3対1の範囲内で選定することができる。

【0032】

【実施例】以下に実施例を示す。この実施例は、大型アクティブマトリックス液晶ディスプレイ用の薄膜トランジスタ回路を基板上に形成する一工程に本発明の方法を適用した例である。この工程の概要を図5に示す。すなわち、基板上にポリシリコンの薄膜を形成し、これをパターンニングする第一工程、この上に SiO_2 、ポリシリコンによる薄膜を形成し、ゲートパターンニングする第二工程、この上に SiO_2 絶縁膜を形成し、コンタクトホールパターンニングを行う第三工程、および電極薄膜(A1)を形成し、電極パターンニングを行う第四工程から概略構成されている。この各工程に、本発明の方法を適用した。

【0033】この基板は、画素数 $960 \times 3 (=2880) \times 517$ ドット、画素サイズ $140 \times 440 \mu\text{m}$ 、画素面寸法 $230 \times 400 \text{mm}$ 、ガラス基板サイズ $350 \times 450 \text{mm}$ のものである。

【0034】用いた円圧型印刷機は、転写体(ブランケット)が移動する二回転印刷機である。これは、大日本スクリーン社製KF-125E型印刷機のキャリッジ移動用モータをサーボモータに交換し、速度を $50 \text{mm/s} \sim 500 \text{mm/s}$ で任意に可変、固定できるようにしたものである。

【0035】回路設計に当たっては、印刷位置の絶対精度を $\pm 15 \mu\text{m}$ 以内と設定した。実際の印刷においては、寸法誤差ばかりでなく既に形成してあるパターンとの重ね合わせ工程での誤差(アライメント誤差)が発生する。このアライメント誤差は使用した印刷機に関して最大 $\pm 5 \mu\text{m}$ であった。従って寸法誤差は $\pm 10 \mu\text{m}$ 以内に抑える必要がある。寸法誤差の要因としては転写体の速度の他に、例えば製版時と印刷時とで温度が異なる場合の印刷版の寸法変化、ガラス基板の成膜時の加熱などによる寸法変化などがあり、このための余裕として $\pm 5 \mu\text{m}$ を見込むと、印刷時の寸法精度の目標は $\pm 5 \mu\text{m}$ 以内と設定された。

【0036】(第一工程) ポリシリコンパターンニング: 図6(a)～(c)参照

版: 水なしオフセット印刷用版(TAP版、東レ社製)に薄膜トランジスタ回路の第一層であるポリシリコン層のパターンを露光し現像した。この版のパターンの寸法

ズレは設計値の $\pm 3 \mu\text{m}$ 以内であった。この版を上記印刷機の版定盤上にセットし、温度調整機を用いて製版時の温度と合致させた。

【0037】基板: 一方、図6(a)に示すように、ガラス基板20にポリシリコン層21を成膜し、この上にフォトレジスト(OFPR800、東京応化製ポジ型)層22を約 $2.5 \mu\text{m}$ の厚さにスピンコートした。このフォトレジスト層22が、この工程における被転写層である。

【0038】印刷: これとは別に、印刷速度を決定するために、同形のダミーガラス基板に同様のフォトレジスト層を形成し、前記の(試験例)で示した方法によって、遮光性インキ(アクワレス5(墨)、東洋インキ製造社製)を用い、寸法誤差が最小となる転移速度Pと転写速度Qとを求めた。転移速度 $P = 312 \text{mm/s}$ 、転写速度 $Q = 160 \text{mm/s}$ のとき、印刷版パターンと転写パターンとの寸法誤差 δ が最小になった。そこでこの実験結果に従い印刷機の運転条件を設定して、フォトレジスト層22に、図6(b)に示すように、遮光性インキのマスクパターン23を印刷した。このマスクパターン23の寸法精度は、転写方向にも、これと直角な方向にも $\pm 5 \mu\text{m}$ 以内であった。

【0039】この基板を露光し現像し、遮光性インキを除去し、フッ酸系エッチング液に浸漬してポリシリコン層21をエッチングし、基板20上に、図6(c)に示すように、ポリシリコンパターン21pを形成した。

【0040】(第二工程) ゲートパターンニング: 図7(a)～(b)参照

図7(a)のように、上記の基板上に SiO_2 絶縁層24、次いでポリシリコン層25を成膜し、第一工程の場合と同様にして、その上にフォトレジスト層26を施し、これを被転写層として、第一工程と同一条件で遮光性インキのマスクパターン27を印刷した。このマスクパターン27の寸法精度は、転写方向にも、これと直角な方向にも $\pm 5 \mu\text{m}$ 以内であった。第一工程の場合と同様にして、露光、現像、エッチング工程を経て、図7(b)に示すように、ゲート25pを形成した。

【0041】(第三工程) コンタクトホールパターンニング: 図8(a)～(b)参照

図8(a)のように、上記の基板上に SiO_2 絶縁層28、フォトレジスト層29、および遮光性インキによるマスクパターン30を形成し、露光、現像、エッチング工程を経て、図8(b)に示すように、コンタクトホール31を形成した。

【0042】(第四工程) 電極パターンニング: 図9(a)～(b)参照

図9(a)のように、上記の基板上に電極薄膜(A1)32を形成し、この上に前記と同様に、フォトレジスト層33、およびマスクパターン34を形成し、露光、現像、エッチング工程を経て、図9(b)に示す電極32

pを形成し、薄膜トランジスタ回路を完成した。上記のいずれの工程においても、転移速度Pおよび転写速度Qは第一工程で設定したままで固定したが、寸法精度はそれぞれ設計値の $\pm 5 \mu\text{m}$ の範囲内に収まり、これにより、大きさがA-3サイズに近い大型のアクティブマトリックス型液晶ディスプレイ用薄膜トランジスタ回路基板を精度よく製造することができた。

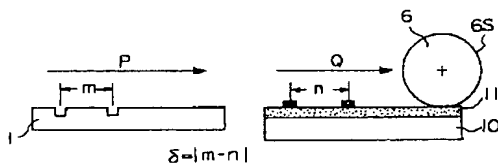
【0043】

【発明の効果】本発明のオフセット印刷法による薄膜トランジスタ回路の形成方法は、円圧型オフセット印刷機を用いる被転写層上へのレジストパターンまたはマスクパターンの印刷に際して転移速度Pおよび転写速度Qを、それぞれ異なる速度でかつ一定に調整するものであり、これによって印刷における寸法誤差および位置ズレを極小にすることができる。この転移速度Pおよび転写速度Qは、転写体の圧転方向における印刷版上のパターンの寸法mと被転写層上に転写された対応するパターンの寸法nとの寸法誤差 δ が最小となるように予備実験によって決定することができ、一旦設定された値は、他の条件を変更しない限り持続されるので、運転条件を変化せず連続生産が可能となる。転移速度Pに対する転写速度Qの比率は1対5ないし5対1の範囲内で調整することができるので、転写パターンの品位が劣化することはない。

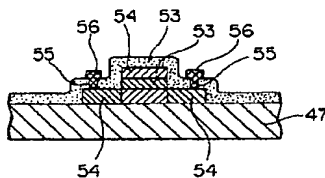
【0044】以上説明したように、本発明のオフセット印刷法による薄膜トランジスタ回路の形成方法は、大型アクティブマトリックス型液晶ディスプレイパネルの量産化における最大の難関の一つと言われてきた高精度大型薄膜トランジスタ回路の製造を、きわめて容易な手段で可能とするものである。

【図面の簡単な説明】

【図2】



【図12】



【図1】 (a)～(f)の順に、パターン形成の一実施態様における各工程を示す断面図。

【図2】 オフセット印刷の一実施態様を示す断面図。

【図3】 (a)～(f)の順に、パターン形成の他の一実施態様における各工程を示す断面図。

【図4】 転移速度Pと転写速度Qとの寸法誤差 δ に与える影響を示すグラフ。

【図5】 薄膜トランジスタ回路形成工程を示す工程図。

10 【図6】 (a)～(c)の順に、薄膜パターンニング工程を示す断面図。

【図7】 (a)～(b)の順に、ゲートパターンニング工程を示す断面図。

【図8】 (a)～(b)の順に、コンタクトホールパターンニング工程を示す断面図。

【図9】 (a)～(b)の順に、電極パターンニング工程を示す断面図。

【図10】 アクティブマトリックス型液晶ディスプレイパネルの一例を示す斜視図。

20 【図11】 薄膜トランジスタ回路の一例を示す回路図。

【図12】 薄膜トランジスタ回路の一例を示す断面図。

【符号の説明】

1…印刷版、

5…インキ、

6…転写体、

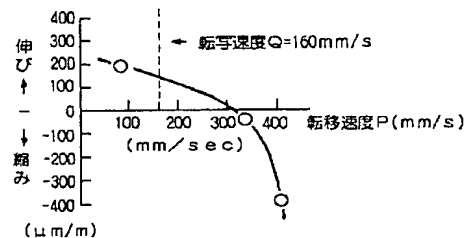
10…薄膜トランジスタ回路基板、

11…被転写層、

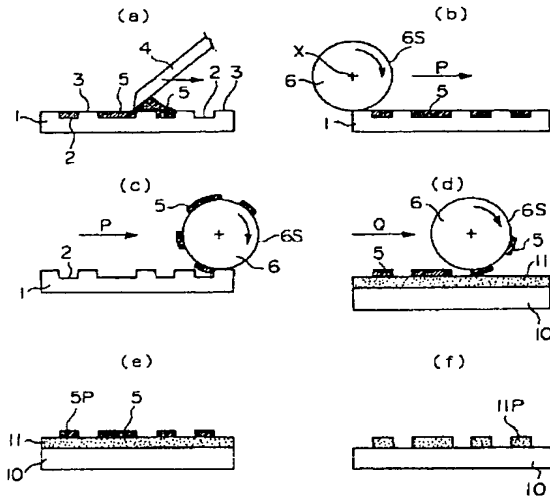
30 P…転移速度、

Q…転写速度。

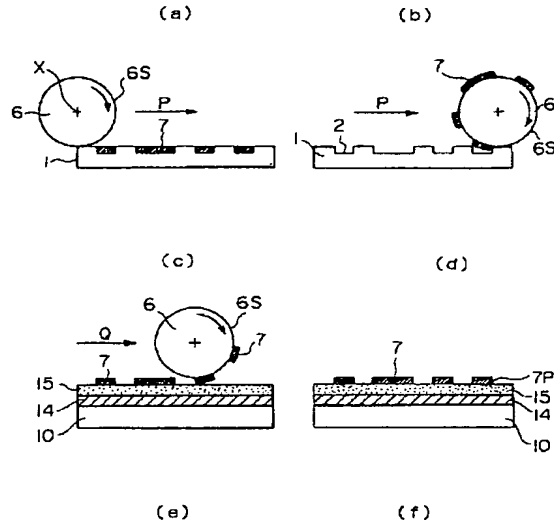
【図4】



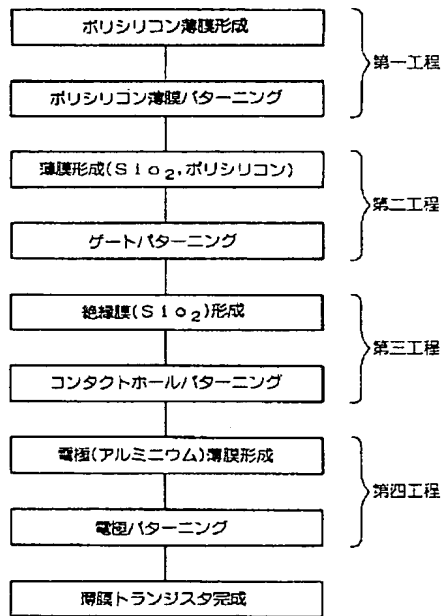
【図1】



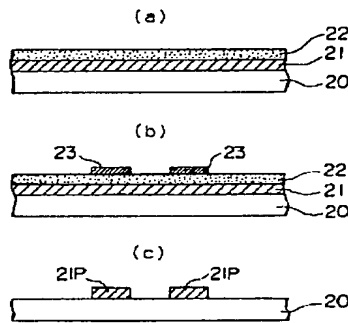
【図3】



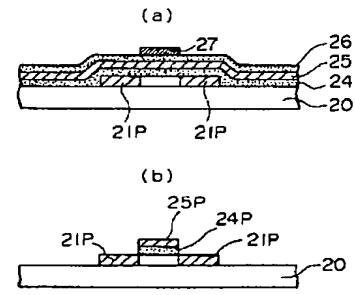
【図5】



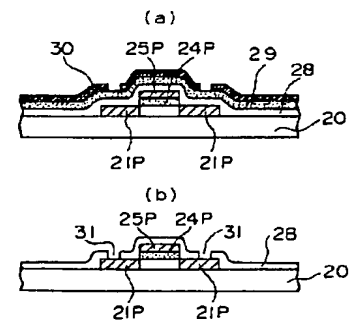
【図6】



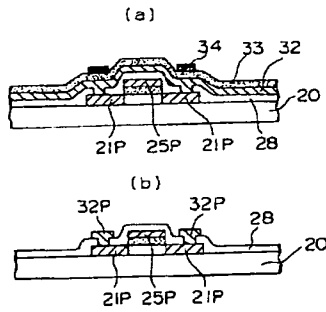
【図7】



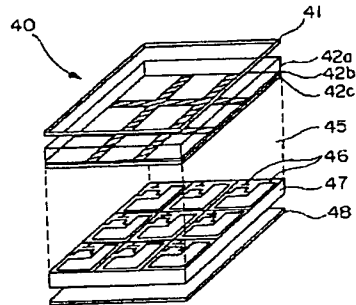
【図8】



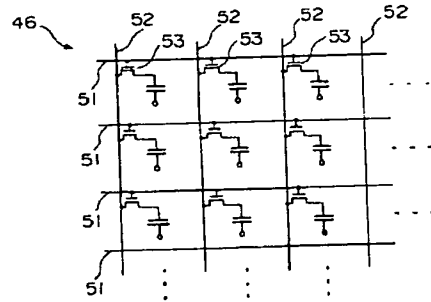
【図9】



【図10】



【図11】



フロントページの続き

(51) Int. Cl. 6

B 4 1 F 17/14

C 2 3 F 1/00

H 0 1 L 21/027

29/40

識別記号

E

1 0 2

庁内整理番号

8417-4K

A 8932-4M

7352-4M

7352-4M

F I

H 0 1 L 21/30

技術表示箇所

5 6 8

5 6 9